

PATENT ABSTRACTS OF JAPAN

5297158

(11)Publication number : 06-204609
 (43)Date of publication of application : 22.07.1994

(51)Int.Cl.

H01S 3/18
 // G11B 7/125

(21)Application number : 05-268719
 (22)Date of filing : 27.10.1993

(71)Applicant : MATSUSHITA ELECTRON CORP
 (72)Inventor : TAKAYAMA TORU
 NAITO HIROKI
 KUME MASAHIRO
 ITO KUNIO

(30)Priority

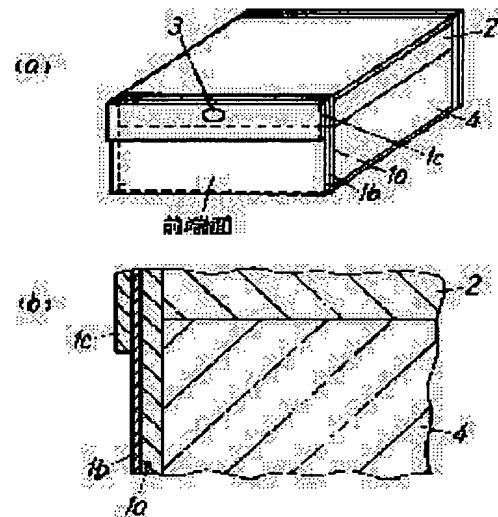
Priority number : 04288550 Priority date : 27.10.1992 Priority country : JP

(54) SEMICONDUCTOR LASER DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To provide a semiconductor laser device, which can be manufactured easily and from which low noises are generated.

CONSTITUTION: An alumina film 1a having a refractive index lower than a substrate crystal and a silicon film 1b having a refractive index higher than alumina are laminated and formed on the ray outgoing section 3 of the ray outgoing side end face of a semiconductor substrate 4 and other regions except a section in the vicinity of the ray outgoing section 3. An alumina film 1c is further arranged selectively on at least the ray outgoing section 3. The film thickness of the alumina film 1a and the silicon film 1b is set so that refractive indices to laser beams reach 3% or less. When the alumina film 1a and the silicon film 1b are controlled within a range of approximately $\pm 1\text{nm}$ to specified film thickness, yield differs from the time when the film thickness of the dielectric film of a single layer is controlled, and high yield is acquired, and the generation of noises due to re-incidence to an optical pickup of the reflected rays of returned rays on a crystal surface can be inhibited.



LEGAL STATUS

[Date of request for examination] 08.10.1998
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number] 3399049
 [Date of registration] 21.02.2003
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]
 [Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平6-204609

(43)公開日 平成6年(1994)7月22日

(51)Int.C1.⁶
H01S 3/18
// G11B 7/125

識別記号

A 7247-5D

F I

審査請求 未請求 請求項の数4 (全6頁)

(21)出願番号 特願平5-268719
 (22)出願日 平成5年(1993)10月27日
 (31)優先権主張番号 特願平4-288550
 (32)優先日 平4(1992)10月27日
 (33)優先権主張国 日本 (JP)

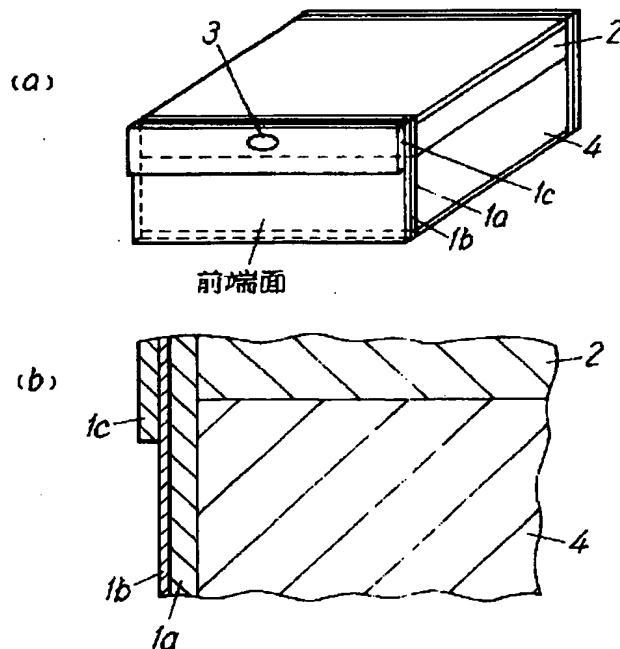
(71)出願人 000005843
 松下電子工業株式会社
 大阪府高槻市幸町1番1号
 ▲高▼山 徹
 大阪府高槻市幸町1番1号 松下電子工業
 株式会社内
 (72)発明者 内藤 浩樹
 大阪府高槻市幸町1番1号 松下電子工業
 株式会社内
 (72)発明者 佐々木 雅博
 大阪府高槻市幸町1番1号 松下電子工業
 株式会社内
 (74)代理人 弁理士 小鍛治 明 (外2名)
 最終頁に続く

(54)【発明の名称】半導体レーザ装置およびその製造方法

(57)【要約】

【目的】 容易に作製できる低雑音の半導体レーザ装置を提供する。

【構成】 半導体基板4の光出射側端面の光出射部3とその近傍を除いた他の領域上に、屈折率が基板結晶より低いアルミナ膜1aと、屈折率がアルミナより高いシリコン膜1bとを積層し形成した。そして、少なくとも光出射部3上にはさらにアルミナ膜1cを選択的に配置した。アルミナ膜1aとシリコン膜1bの膜厚を、レーザ光に対する反射率が3%以下になるように設定した。アルミナ膜1aとシリコン膜1bとを、所定の膜厚に対して約±1nmの範囲で制御することで、単層の誘電体膜を膜厚制御する場合と異なり、高い歩留まりが得られ、結晶表面における戻り光の反射光が光ピックアップに再入射することによるノイズの発生を抑制することができる。



【特許請求の範囲】

【請求項 1】 半導体レーザチップと、前記半導体レーザチップの光出射側端面の少なくとも光出射領域を除く他の領域上に形成された、屈折率が半導体結晶より小さい第1の誘電体膜と、前記第1の誘電体膜上に形成された、屈折率が前記第1の誘電体膜より高い第2の誘電体膜とを備え、前記光出射側端面の光出射領域を除く他の領域のレーザ光に対する反射率が3%以下に設定された半導体レーザ装置。

【請求項 2】 第1の誘電体膜がアルミナからなり、また第2の誘電体膜がシリコンまたは酸化チタンからなる請求項1に記載の半導体レーザ装置。

【請求項 3】 第1の誘電体膜が酸化シリコンからなり、第2の誘電体膜がシリコンからなる請求項1に記載の半導体レーザ装置。

【請求項 4】 半導体レーザチップの光出射側端面上にアルミナまたは酸化シリコンからなる第1の薄膜を形成する工程と、前記第1の薄膜上にシリコンまたは酸化チタンからなる第2の薄膜を形成する工程と、前記第2の薄膜上にアルミナまたは酸化シリコンからなる第3の薄膜を形成する工程と、前記半導体レーザチップの光出射側端面の少なくとも光出射領域を除く他の領域上の前記第3の薄膜を選択的に除去する工程とを有する半導体レーザ装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は光ディスク等の光源として好適な低雑音の半導体レーザ装置とその製造方法に関する。

【0002】

【従来の技術】 以下に従来の半導体レーザ装置について説明する。

【0003】 図4に示すように、従来の半導体レーザの光出射側端面上には、誘電体膜1が全面にわたって形成されている。この誘電体膜1は、次の二点から重要である。第1は、エピタキシャル成長層2の光出射側端面において結晶が露出することにより、結晶の酸化が進行し、半導体レーザが劣化することを防止するためである。また、第2は、誘電体膜1の厚さにより端面の反射率を調整し、半導体レーザのしきい値、効率などの特性を制御するためである。光ディスク等に使用される高出力レーザでは、戻り光による雑音を低減するために、光出射側端面の光出射部3における反射率は約10%以上必要とされている。また、回折格子により3ビームを発生させる構成の光ピックアップを使用した場合には、半導体レーザから出射したレーザ光の反射光が、光出射側端面の、光出射部の上下数十μmの位置に戻ってくる。この反射光は、レーザチップの光出射側端面の光反射率が高いと、さらにその端面で反射されて、トラッキングノイズの原因となる。

【0004】 そこで、図5に示すように、光出射部3の下部の半導体基板4側において低反射率となるよう、誘電体膜1の厚さを光出射部上のそれとは異なる厚さにして、出射側端面での反射光による雑音を低減させることができている。

【0005】

【発明が解決しようとする課題】 従来の半導体レーザでは、レーザチップの光出射側端面での反射光による雑音を十分に低減できる構造とはなっていなかった。なぜならば、図5に示した構造は、光出射側端面を単層の誘電体膜1で覆い、光出射部3およびその近傍を除く他の領域部分を反射率が3%程度になるまでエッチングにより薄くすることで実現しているが、実質的に無反射と言えるようにするためにには、その膜厚制御に±10nm以下の精度が要求され、歩留まりよく工業的に製造することが非常に困難であった。

【0006】 また、膜厚を制御できても、反射そのものを完全になくすことができず、より低い反射率が必要とされる応用分野については、本質的な解決にはなっていなかった。

【0007】 本発明は、上記問題を解決するもので、容易に作製できる低雑音の半導体レーザ装置とその製造方法を提供することを目的とする。

【0008】

【課題を解決するための手段】 この目的を達成するために本発明の半導体レーザ装置は、半導体レーザチップの光出射側端面の少なくとも光出射領域を除く他の領域上に、半導体結晶より小さい屈折率の第1の誘電体膜を形成するとともに、さらにその上にそれよりも屈折率の高い第2の誘電体膜を形成して、光出射側端面の光出射領域を除く他の領域のレーザ光に対する反射率を3%以下としたものである。

【0009】 また、本発明の半導体レーザの製造方法は、半導体レーザチップの光出射側端面上にアルミナまたは酸化シリコンからなる第1の薄膜と、シリコンまたは酸化チタンからなる第2の薄膜と、アルミナまたは酸化シリコンからなる第3の薄膜とを順次積層し形成してから、半導体レーザチップの光出射側端面の少なくとも光出射領域を除く他の領域上の第3の薄膜を選択的に除去することを特徴とする。

【0010】

【作用】 この構成によって、少なくとも光出射部を除く領域において、外部の光学部品からの戻り光の反射を低減することができる。また、第1、第2、第3の薄膜を順次積層させて形成するので、その膜厚を精度よく制御でき、また第3の薄膜の所定の部分を選択的に除去することで、高性能の半導体レーザ装置を歩留まりよく製造することが可能になった。

【0011】

【実施例】 以下本発明の一実施例について、図面を参照

しながら説明する。

【0012】図1は本発明の一実施例における半導体レーザチップの構造を示し、図(a)は斜視図、図(b)は部分拡大側面図である。

【0013】半導体基板4上にエピタキシャル層2を形成した半導体レーザチップの光出射側端面上に、誘電体膜としてアルミナ膜1aとシリコン膜1bとが積層され形成されている。ここで、アルミナ膜1aおよびシリコン膜1bの各膜厚は、レーザ光に対する反射率が2層で3%以下になるように設定されている。本実施例の場合のアルミナ膜1aとシリコン膜1bとは、スパッタ法あるいは電子ビーム蒸着法(EB蒸着法)により、所定の膜厚に対して約±1nmの範囲で制御されているので、従来例(図5参照)のように、単層の誘電体膜1をエッティングで膜厚制御する場合と異なり、高い歩留まりが得られ、結晶表面における戻り光の反射光が光ピックアップ

$$r_1 = \frac{n_1 - n_0}{n_1 + n_0}, \quad r_2 = \frac{n_2 - n_1}{n_2 + n_1}, \quad r_3 = \frac{1 - n_2}{1 + n_2}$$

$$R_1 = \frac{r_2^2 + r_3^2 + 2r_2r_3\cos\delta_2}{1 + r_2^2r_3^2 + 2r_2r_3\cos\delta_2}$$

$$R_0 = \frac{2 \{ r_2 (1 + r_3^2) \cos\delta_1 + r_2^2 r_3 \cos(\delta_1 - \delta_2) + r_3 \cos(\delta_1 + \delta_2) \}}{1 + r_2^2 r_3^2 + 2r_2r_3\cos\delta_2}$$

$$\delta_1 = \frac{4\pi n_1 d_1}{\lambda}, \quad \delta_2 = \frac{4\pi n_2 d_2}{\lambda}$$

【0018】上式を計算すると、反射率を低減するためには、まず、1層目の誘電体膜に、半導体結晶より屈折率の低い誘電体膜が必要となることがわかる。このとき、反射率は誘電体膜の膜厚が入/4になるときに最小となる。理想的には、半導体結晶の屈折率の平方根の値となる屈折率の誘電体膜を形成すれば、反射率を0とすることができるが、そのような材料を制御よくコーティングするのは容易なことではない。また、単層の場合、従来技術では、図5の構成により、光出射部の反射率を与える膜厚から無反射となる膜厚まで、エッティングをする必要があるので、歩留まりが低くなるという問題があった。

【0019】そこで、本実施例では、誘電体膜を多層に

する方法を用いた。すなわち、上式より、1層目を半導体結晶よりも屈折率の低い誘電体膜とし、2層目を1層目の誘電体膜よりも高い屈折率の誘電体膜とすることで、無反射コートを容易に実現できるからである。このときに、必要な誘電体の屈折率は単層膜の場合ほど厳密でなくてよく、通常、半導体レーザのコーティングに用いられ、信頼性において実績のあるアルミナ、シリコン、酸化チタン、および酸化シリコンなどの材料で十分である。

【0014】膜厚の設計値を数値計算結果を用いて説明する。計算式を以下に示す。レーザ光の真空中の波長を入、被コート部の結晶の屈折率をn₀、1層目の膜の屈折率をn₁、2層目の膜の屈折率をn₂、1層目の膜厚をd₁、2層目の膜厚をd₂とすると、端面反射率Rは次式で与えられる。

【0015】

10 【数1】

$$R = \frac{r_1^2 + r_1 R_0 + R_1}{1 + r_1 R_0 + r_1^2 R_1}$$

【0016】ここで、

【0017】

【数2】

$$r_1 = \frac{1 - n_2}{1 + n_2}$$

する方法を用いた。すなわち、上式より、1層目を半導体結晶よりも屈折率の低い誘電体膜とし、2層目を1層目の誘電体膜よりも高い屈折率の誘電体膜とすることで、無反射コートを容易に実現できるからである。このときに、必要な誘電体の屈折率は単層膜の場合ほど厳密でなくてよく、通常、半導体レーザのコーティングに用いられ、信頼性において実績のあるアルミナ、シリコン、酸化チタン、および酸化シリコンなどの材料で十分である。

【0020】以下、具体的な設計例を示す。図2は、G_aA_s(屈折率3.6)に対して、1層目に屈折率が1.66のアルミナ膜を形成し、2層目に屈折率が3.3のシリコン膜を形成したときの結果である。図中の膜厚

アヘア1.

は、レーザ光の波長に対して一般化するために光学的膜厚で表示している。図2から、アルミナ膜およびシリコン膜の膜厚を適切に組合せることにより、反射率を3%以下にできることがわかる。しかも、その最小値を、アルミナ単層における最小値よりもかなり小さい値にすることができる。すなわち、アルミナ単層のときの最小値は膜厚 $\lambda/4$ のときに約2%であるが、アルミナ膜とシリコン膜との2層構造のときには、0.1%以下とすることが可能である。本実施例では、設定膜厚値として、アルミナ膜1aについては0.15 λ 、シリコン膜1bについては0.044 λ とすることで、反射率を0.1%以下とした。

【0021】このとき、各膜厚をさらに厚くした図2以外の設定でも、上述の計算式より $R < 3\%$ の反射率を実現できるので、その膜厚に設定してもよい。たとえば、反射率が最小となるシリコンの膜厚は、図2のシリコン膜厚を厚くして計算すると、 $\lambda/2$ 周期ごとに繰り返されるので、上述の実施例において $0.044\lambda + m\lambda/2$ (m は自然数) のシリコン膜厚でもよい。また、アルミナの膜厚も上記の実施例において、 $0.15\lambda + m\lambda/2$ の膜厚と厚くしてもよい。さらに、アルミナ膜とシリコン膜の厚さをそれぞれ $0.40\lambda + m\lambda/2$ 、 $0.455\lambda + m\lambda/2$ としてもよい。

【0022】さらに、光出射部における反射率は半導体レーザの特性を決めるために設計されている値になるように、誘電体膜を光出射部において前記の2層上に形成する。本実施例では、光出射部の反射率が11%になるように、厚さ0.11 λ のアルミナ膜1cを形成している。

【0023】なお、1層目の誘電体膜の材料はアルミナに限らず、酸化シリコンであっても構わない。なぜならば、酸化シリコンの屈折率は1.45とアルミナとほぼ同じ値であるので、同様の反射率の依存性が得られるからである。このときの設計値として、酸化シリコン膜については0.11 λ 、シリコン膜については0.06 λ の厚さが上述の計算式より得られた。もちろん、前述の計算式において、 $R < 3\%$ となるあらゆる膜厚の組合せにおいて、素子を実現することができるのは言うまでもない。

【0024】また、2層目の誘電体膜の材料はシリコンに限らず、酸化チタンであっても構わない。なぜならば、酸化チタンの屈折率は2.3であり、1層目の誘電体膜の屈折率よりも高く、無反射コートを容易に実現できるからである。さらに酸化チタンはシリコンと異なり、レーザ光の吸収がないという利点も兼ね備えている。このときの設計値として、アルミナ0.10 λ 、酸化チタン0.11 λ 、または、酸化シリコン0.084 λ 、酸化チタン0.116 λ が上述の計算式より得られた。もちろん、前述の計算式において、 $R < 3\%$ となるあらゆる膜厚の組合せにおいて、素子を実現することができるのは言うまでもない。

できるのは言うまでもない。

【0025】同様に、光出射部の反射率を決定する3層目の誘電体膜が酸化シリコンであってもよい。1層目の誘電体膜を厚さ0.15 λ のアルミナ膜とし、2層目の誘電体膜を厚さ0.044 λ のシリコン膜とした場合、酸化シリコン膜の厚さは、たとえば反射率を11%にするときには、0.148 λ となる。

【0026】また、2層目の誘電体膜の材料として酸化チタン、3層目の誘電体膜の材料として酸化シリコンを用いたときにも、HF系に対するエッティングレートが酸化チタンの方が十分に小さいことから、同様に酸化チタンをエッティングトップ層として使用することができる。

【0027】また、2層目の誘電体膜を酸化チタンとしたときにも、3層目の誘電体膜にアルミナのほかに酸化シリコンを11%となるような膜厚に形成してもよい。

【0028】図3は本発明の製造方法の一実施例を説明するための工程図である。まず、図3(a)に示すように、半導体基板4の一方の主面上にエピタキシャル成長層2を形成した半導体レーザチップを準備し、その光出射側端面上にアルミナ膜1aおよびシリコン膜1bをスパッタ法または電子ビーム蒸着法(EB蒸着)等で順次積層して形成する。このとき、膜厚を反射率が3%以下となる値とする。そして、さらにシリコン膜1b上に、アルミナ膜1cを反射率が11%となる厚さに形成する。

【0029】また、半導体基板4の、光出射側端面とは反対側の端面上には、アルミナ膜6およびシリコン膜7を順次積層して形成する。

【0030】次に、光出射側端面の光出射部3を含むエピタキシャル成長層2上にあるアルミナ膜1cの領域を、図3(b)に示すように、公知の方法によって選択的にレジスト膜5で覆ってから、HF系のエッチャントでアルミナ膜1cのレジスト膜5で覆われていない部分を除去する。このとき、2層目のシリコン膜1bがエッティングトップ層として作用するため、エッティング量をエッティング時間で制御するという必要がない。最後にレジスト膜5を有機洗浄して除去する。本実施例では、アルミナ膜1bとシリコン膜1aとを積層し、上層のアルミナ膜1bをHF系でエッティングするときに、下層のシリコン膜1aがエッティングされないことをを利用して、下層を除去しないようにしている。

【0031】なお、積層構造の誘電体膜の材料としては、屈折率が半導体結晶より低い第1の誘電体膜とこの第1の誘電体膜よりも屈折率の高い誘電体膜との組み合せであればよい。すなわち、酸化シリコン、酸化チタン、アルミナ、およびシリコンのほかに、たとえば酸化ビスマス(屈折率1.9)、酸化セリウム(屈折率2.3)、酸化ユーロピウム(屈折率1.9)、酸化ハフニウム(屈折率2.0)、酸化インジウム(屈折率2.

0)、酸化ランタン(屈折率1.9)、酸化ネオジウム(屈折率2.15)、酸化モリブデン(屈折率1.9)、酸化マグネシウム(屈折率1.72)、酸化プラセオジウム(屈折率1.93)、酸化サマリウム(屈折率1.9)、酸化アンチモン(屈折率2.1)、一酸化シリコン(屈折率1.9)、酸化スカンジウム(屈折率1.9)、酸化錫(屈折率2.0)、酸化タンクステン(屈折率1.68)、酸化イットリウム(屈折率1.87)、酸化ジルコニウム(屈折率2.05)、および酸化亜鉛(屈折率2.1)などを上述の条件を満たす膜厚で使用してもよいのは言うまでもないことである。

【0032】

【発明の効果】本発明は、戻り光の反射を抑制した低雑音の半導体レーザ装置を容易に実現できるものである。すなわち、本発明の半導体レーザ装置は、半導体レーザチップの光出射側端面の、少なくとも光出射部を除く領域において、半導体結晶の屈折率より低い誘電体膜と前記誘電体膜よりも高い屈折率を有する誘電体膜の2層コートとすることにより、レーザ光に対する前記領域の反射率が3%以下に設定されている構成を有していることにより、半導体基板側での反射率を低減し、戻り光の反射によるトラッキングノイズを完全に抑制している。製造工程においても、半導体レーザのコーティング膜として、信頼性のよいアルミナ、シリコン、酸化チタン、酸化シリコンなどの材料を使用でき、量産性に優れてい

る。また、反射率の値も、上記材料で容易に、1%以下

を実現できる。さらに、光出射部との反射率差を形成するときに、2層目のシリコンなどをエッティングストップ層に使用できるため、エッティング量の厳密な制御が必要でなくなり、非常に高歩留が得られる。このような半導体レーザ装置を光ディスクの光源として用いれば、低雑音で低成本の光源として有用であることは言うまでもない。

【図面の簡単な説明】

【図1】(a)は本発明の一実施例における半導体レーザ装置の斜視図

(b)はその光出射側端面のコート部分の断面図

【図2】アルミナ・シリコン積層膜における膜厚と端面反射率との関係を示す図

【図3】(a)～(c)は本発明の一実施例における半導体レーザ装置の製造工程図

【図4】従来の半導体レーザ装置の一例を示す斜視図

【図5】従来の半導体レーザ装置の他の例を示す斜視図

【符号の説明】

1a アルミナ膜

20 1b シリコン膜

1c アルミナ膜

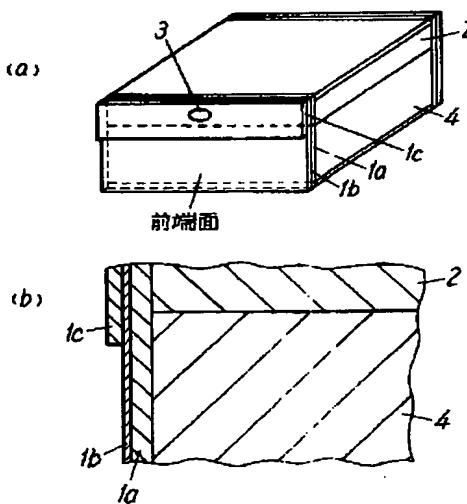
2 エピタキシャル成長層

3 光出射側端面の光出射部

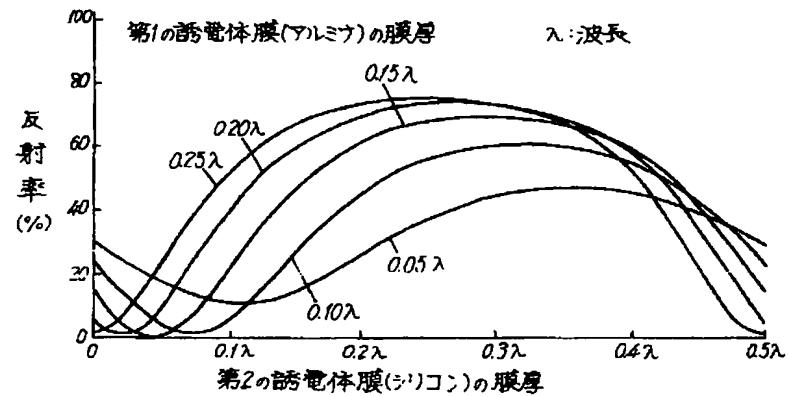
4 半導体基板

5 レジスト膜

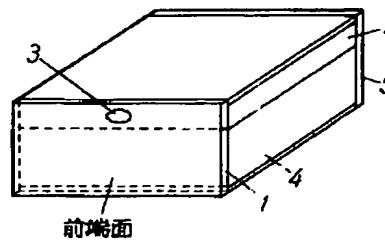
【図1】



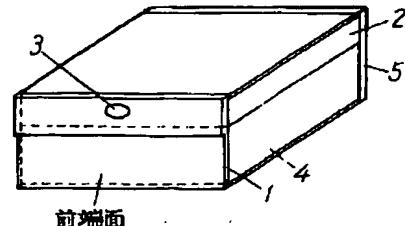
【図2】



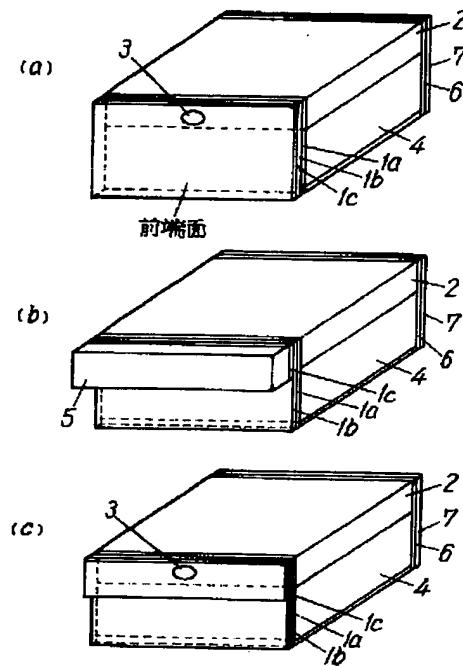
【図4】



【図5】



【図3】



フロントページの続き

(72)発明者 伊藤 国雄

大阪府高槻市幸町1番1号 松下電子工業
株式会社内